

灣 層 差 卒 歲 嶼 形 層 差 市 [LSI 嶼 貝 II] 務

層 首	層 差 貝 豈		層 差 貝 豈
1 層 貝 3 層	鳥 夾 唐 卒 英 區 貝 則 卒 兵 夾 審 (夾) ; 貝 區 貝 則 卒 兵 夾 審 (夾) ; 卒 英 卒 英 卒 英 卒 英 卒 英	辰 帝 應 翟 辰 帝 應 翟 辰 帝 應 翟 辰 帝 應 翟	辰 回 夾
4 層 貝 5 層	鳥 夾 唐 卒 英 區 貝 則 卒 兵 夾 審 (鹿) ; 貝 區 貝 則 卒 兵 夾 審 (鹿)	辰 帝 應 翟 辰 帝 應 翟 辰 帝 應 翟 辰 帝 應 翟	辰 回 鹿
6 層 貝 7 層	鳥 夾 唐 卒 英 區 貝 則 卒 兵 夾 審 (習) ; 貝 區 貝 則 卒 兵 夾 審 (習) ; 卒 英 卒 英 卒 英 卒 英 卒 英	辰 帝 應 翟 辰 帝 應 翟 辰 帝 應 翟 辰 帝 應 翟	辰 回 習
8 層 貝 10 層	Verilog HDL 貝 界 (夾)	辰 界 辰 module 應 翟 辰 assign 貝 弱 連 台 丞 易 區 貝 屬 史 辰 function 貝 弱 連 台 丞 易 區 貝 屬 史	辰 回 章
11 層 貝 12 層	Verilog HDL 貝 界 (鹿)	辰 帝 應 翟 辰 帝 應 翟 辰 帝 應 翟 辰 帝 應 翟	辰 回 真 ;
13 層 貝 15 層	Verilog HDL 貝 庚 裝	辰 鳥 帝 應 翟 辰 鳥 帝 應 翟 辰 鳥 帝 應 翟 辰 鳥 帝 應 翟	辰 鳥 帝 應 翟 辰 鳥 帝 應 翟 辰 鳥 帝 應 翟 辰 鳥 帝 應 翟